

# GaN/AlGaIn/GaN 分極超接合構造トランジスタのスイッチング特性

## Switching Characteristics of GaN/AlGaIn/GaN Polarization Super Junction (PSJ) Transistor

パウデック 〇八木 修一, 平田 祥子, 松本 壮太, 孝治 吉春, 杉浦 浩, 河合 弘治

POWDEC. K. K. 〇Shuichi Yagi, Shoko Hirata, Sota Matsumoto, Yoshiharu Kouji, Hiroshi Sugiura,

Hiroji Kawai

E-mail: yagi@powdec.co.jp

**背景:** GaN パワートランジスタおよびダイオードの高耐圧化および低コラプス化技術として、分極超接合方式 (Polarization Super-junction, PSJ) が提案され、原理実証が行われた[1,2]。PSJ 素子はゲート電極を介して、OFF 時に正孔が排出されてゲート・ドレイン間のチャンネルが高抵抗化モードとなり、ON 時に正孔が注入されて低抵抗モードとなる。従って、スイッチング特性は正孔の動作速度に影響され、従来の GaN-HFET とは異なることが予想される。そこで今回 Si 基板上に GaN-PSJ トランジスタを作製し、そのスイッチング特性を評価した。

**実験:** 図 1 に素子構造を示す。MOCVD で Si 基板側から順に、バッファ層、Undoped GaN 層、Undoped AlGaIn (25 nm)、Undoped GaN(10 nm)、Mg doped p-GaN(30 nm)でエピタキシャル成長を行った。ドライエッチングにより素子構造を形成した。p-GaN 上のゲートオーミック電極として Ni/Au、ソース・ドレイン電極のオーミック電極として Ti/Al/Ni/Au を蒸着し、それぞれ RTA により熱処理を行った。特性評価においてゲート幅 50  $\mu\text{m}$  の素子を用いた。

**結果:** 評価に用いた素子の  $I_d$ - $V_d$  特性を図 2 に示す。しきい値は -7 V、ゲート電圧 ( $V_g$ ) 2 V 時のオン抵抗は 0.24  $\Omega$  だった。図 3 にスイッチング特性を示す。印加電圧: 200 V、負荷抵抗: 300  $\Omega$ 、ゲートパルス幅: 1  $\mu\text{s}$ 、オフ時の  $V_g$ : -10 V、オン時の  $V_g$ : +3 V、の条件で評価した。ドレイン電圧の降下時間は 32 ns、上昇時間は 69 ns であった。この評価条件において、ダイナミック電流コラプスの影響が無いことが確認できた。このことから GaN/AlGaIn/GaN ダブルヘテロ構造による分極接合構造は電流コラプス抑制技術として有効であることが示された。

**謝辞:** 本研究は NEDO 平成 24 年度ベンチャー企業への実用化助成事業を受けたものである。

[1] A. Nakajima et al. Appl. Phys. Express, 3, 121004, 2010.

[2] S. Yagi et al. SSDM2011. A-1-5, 2011.

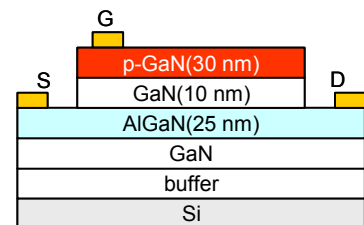


Fig.1. PSJ-HFET.

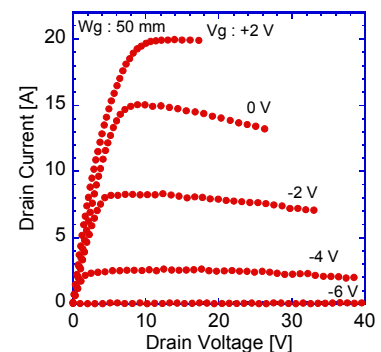


Fig.2.  $I_d$ - $V_d$  characteristics.

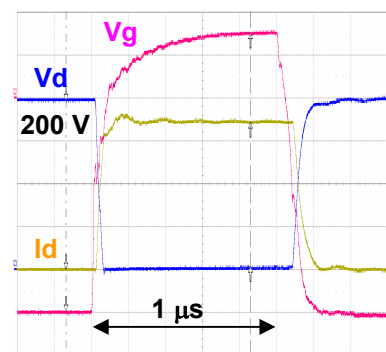


Fig.3. Switching characteristics.

# GaN/AlGaIn/GaN 分極接合構造トランジスタの耐圧特性

## Breakdown Voltage Characteristics of GaN/AlGaIn/GaN Polarization Super Junction (PSJ) Transistor

パウデック, °松本 壮太, 平田 祥子, 孝治 吉春, 杉浦 浩, 八木 修一, 河合 弘治

POWDEC. K. K., °Sota Matsumoto, Shoko Hirata, Yoshiharu Kouji, Hiroshi Sugiura, Shuichi Yagi,

Hiroji Kawai

E-mail: matsumoto@powdec.co.jp

**背景:** 前回我々は GaN/AlGaIn/GaN 分極接合により誘起される二次元電子ガス (2DEG) 及び二次元正孔ガス (2DHG) 共存系を実現しスーパージャンクション効果 (Polarization Super-junction, PSJ) により、1.1kV 以上の耐圧を持つダイオードおよびトランジスタの報告を行った[1,2]。高耐圧化技術として広く用いられている金属フィールドプレートと同様に、PSJ はアノード端またはゲート端の電界を緩和する効果がある事を確認した。今回我々は Si 基板上に PSJ トランジスタを作製し Si 基板が素子耐圧およびドレインリーク電流に与える影響を調べた。

**実験:** 図 1 に素子構造を示す。MOCVD で Si 基板側から順に、バッファ層、Undoped GaN、Undoped AlGaIn (25 nm)、Undoped GaN(10 nm)、Mg doped p-GaN(30 nm)でエピタキシャル成長を行った。ドライエッチングにより素子構造を形成した。p-GaN のオーミック電極として Ni/Au、AlGaIn のオーミック電極として Ti/Al/Ni/Au を蒸着しそれぞれ RTA により熱処理を行った。特性評価にあたり、Si 基板を除去した素子を試作し比較を行った。

**結果:** 評価に用いた Si 基板を除去した素子の Id-Vd 特性を図 2 に示す。しきい値は-5.4 V、ドレイン最大電流は 5.7 A だった。図 3 にソース・ドレイン間距離 (Lsd) に対する耐圧特性を示す。図 3 で耐圧とは、基板フローティングで Vg -10 V を印加し、Id 50  $\mu$ A の Vd と定義した。耐圧は、Lsd 25  $\mu$ m 程度から飽和傾向を示し、最大耐圧は 700 V であった。一方、Si 基板を取り除いた素子は Lsd に比例して耐圧が 1700 V 付近まで増加した。このことから GaN/AlGaIn/GaN ダブルヘテロ構造による分極接合構造の耐圧特性は、Si 基板により制限を受けていることが示された。

謝辞:本研究は NEDO 平成 24 年度ベンチャー企業への実用化助成事業を受けたものである。

[1] 八木 他. 第 58 回応用物理学会関連連合講演会 26a-P6-6 (2012.3)

[2] S. Yagi et al. SSDM2011. A-1-5.2011.

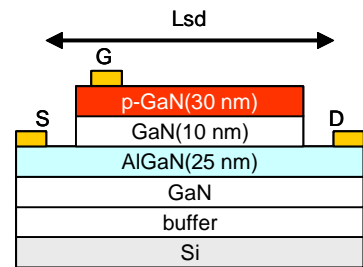


Fig.1. PSJ-HFET.

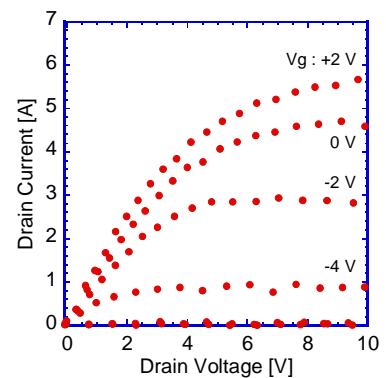


Fig.2. Id-Vd characteristics.

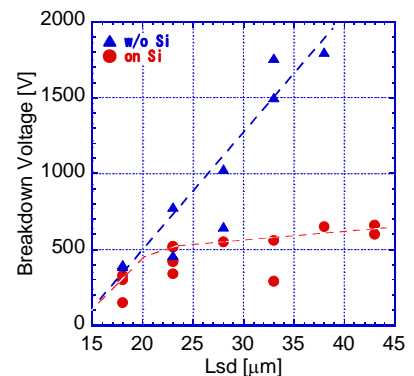


Fig.3. VB characteristics.