

# サファイア基板上 GaN PSJ（分極超接合）トランジスタの 600V スイッチング特性

## 600 V Switching Characteristics

### of GaN Polarization Super Junction (PSJ) Transistor on Sapphire

パウデック °八木 修一, 平田 祥子, 中村 文彦, 松本 壮太, 中村 嘉考, 河合 弘治

POWDEC. K. K °Shuichi Yagi, Shoko Hirata, Fumihiko Nakamura, Sota Matsumoto,

Hironori Nakamura, Hiroji Kawai

E-mail: yagi@powdec.co.jp

**背景:** 従来の電界緩和技術であるフィールドプレート (FP) 方式は、導電性 Si 基板との併用により電流コラプスを抑制している。Si 基板上の GaN 耐圧は GaN 膜厚に依存するが、厚くすると下部の電界シールド効果が弱まり、コラプス抑制効果が低減する。したがって、GaN on Si 素子では耐圧とコラプスとの間にトレードオフの関係がある。サファイア基板上的分極超接合 (PSJ) 方式を用いた GaN トランジスタの超高耐圧性と DC コラプス抑制[1]は実証されているが、ダイナミックコラプス特性は明らかでなかった。今回、サファイア基板に試作した耐圧 1.1 kV 以上の PSJ-FET を用いて、600 V 以上のスイッチング特性を評価した。

**実験:** 図 1 に素子構造を示す。MOCVD でサファイア基板側から順に、低温 GaN 層、Undoped GaN 層、Undoped AlGaIn, Undoped GaN、Mg doped p-GaN でエピタキシャル成長を行った。ドライエッチングにより素子構造を形成した。p-GaN 上のゲートオーミック電極として Ni/Au、ソース・ドレイン電極のオーミック電極として Ti/Al/Ni/Au を蒸着し、それぞれ RTA により熱処理を行った。特性評価においてゲート幅 50 mm の素子を用いた。

**結果:** 評価に用いた素子の耐圧特性を図 2 に示す。しきい値は -5 V、耐圧は 1.1 kV 以上だった。図 3 に SW 特性を示す。印加電圧: 600 V、負荷抵抗: 300 Ω、ゲートパルス幅: 1 μs、オフ時の Vg: -10 V、オン時の Vg: +3 V、の条件で評価した。ドレイン電流上昇時間 (Tr) は 66 ns、下降時間 (Tf) は 64 ns であった。600 V の評価条件において、ダイナミック電流コラプスの影響が無いことが確認できた。サファイア基板上的 GaN-PSJ 素子は、スイッチング電圧が 600 V を越える高電圧のアプリケーション領域に於いて適用可能であることが示された。

**謝辞:** 本研究は NEDO 平成 25 年度イノベーション実用化ベンチャー支援事業を受けたものである。

[1] S. Yagi et al. SSDM2011. A-1-5, 2011.

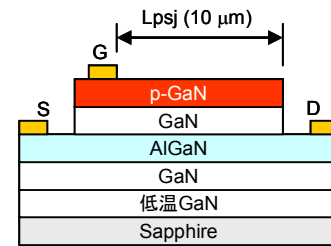


Fig.1 GaN PSJ-FET on sapphire.

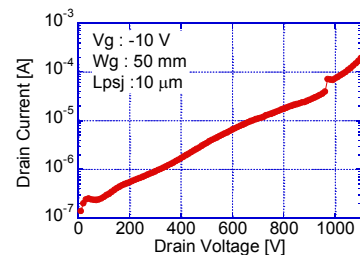


Fig.2 Off-state drain current vs. drain voltage characteristics.

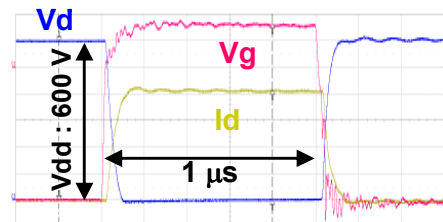


Fig.3 600V switching characteristics